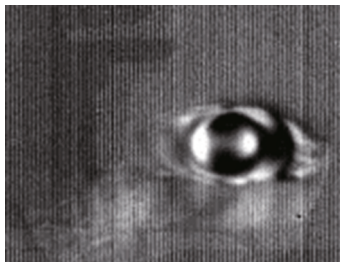


## Intelligent, schnell, klein - Bild- und Signalverarbeitung onboard

Reprogrammierbare Echtzeit-Bild- und Signalverarbeitung auf FPGA-Framegrabbern.



Im FPGA berechnetes Quotientenbild einer halbkugelförmigen Schmelze-Anhaftung (links), sowie das daraus erzeugte Binärbild (rechts)

### Inhalt

1. Wie kann die Echtzeitkette aufrechterhalten werden? .....1
2. Wie schwer darf die Programmierung von Hardware sein? .....2
3. Welche Anwendungen sind prädestiniert für FPGAs? .....3

In Anwendungen der industriellen Bildverarbeitung übernimmt der Framegrabber den Vermittlerpart zwischen Kamera und PC. Im Fall von Kameras mit Gigabit-Ethernet, Firewire oder USB, die direkt mit dem PC verbunden werden, gilt dies weiterhin, da hier letztendlich die Framegrabberfunktionen in die Kameraelektronik integriert worden sind. Die Bildeinzugskarten besitzen darüber hinaus eine Trigger-Schnittstelle, die für die Steuerung der Kamera und externer Peripherie verantwortlich ist. Die Peripherie kann hierbei ein Signal liefern oder erwartet ein Steuersignal (Ausgangssignal) vom Framegrabber. Beispiele für Eingangssignale sind Encoder in Fließbändern oder für Ausgangssignale die Steuerung von Lichtquellen. Klassischerweise dreht sich diese Signalverarbeitung weitergehend um die Bilderzeugung. Sie dient einer zeitlichen Abstimmung zwischen Objektgeschwindigkeit auf einem Fließband und der Aufnahmegeschwindigkeit einer Zeilenkamera oder dem Zeitpunkt, eine Objektbeleuchtung vor der Aufnahme durch eine Flächenkamera zu starten.

Die Funktion der Signalsteuerung ist jedoch nicht auf die Bilderzeugung beschränkt. In den meisten Fällen sind mit dem Transfer des Bildes in den Arbeitsspeicher des PCs die Aufgaben des Framegrabbers erledigt. Weitere Aus-

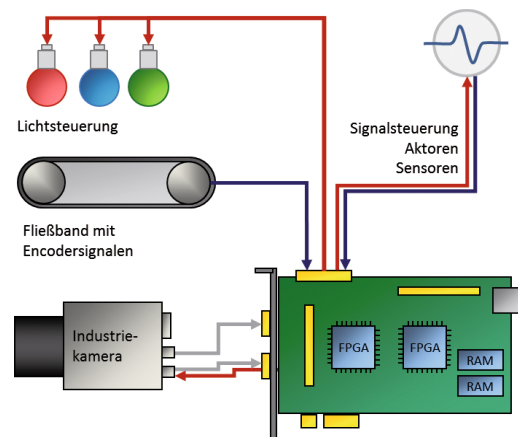


Abb 1: Erweiterter Bildverarbeitungsaufbau über Framegrabber

wertungen übernehmen die Bildverarbeitungssoftware, Signalsteuerungssoftware und auch dezidierte I/O-Karten. Diese Konstellation ist für die meisten Anwendungen ausreichend. Gibt es jedoch zwingende Gründe für die Einhaltung von Echtzeitbedingungen, verliert man bei der Übergabe von dem Framegrabber zur Bildverarbeitungssoftware diese Voraussetzungen.

### Wie kann die Echtzeitkette aufrechterhalten werden?

Da programmierbare Framegrabber eine Echtzeitfähigkeit mitbringen, liegt es nahe, die Kette hier weiterzuführen. Als zentrale Prozessortechnologie auf den Bildverarbeitungsboards werden meistens FPGAs eingesetzt. Sie werden mit den weltweit kleinsten Strukturbreiten gefertigt, wodurch eine sehr hohe Logikdichte erzeugt werden kann. Diese wird wiederum genutzt, um eine hohe Parallelität zu erreichen. Die industrielle Bildverarbeitung ist daher ein prädestiniertes Anwendungsfeld für eine massiv parallel Verarbeitung von Bilddaten, sowohl in der Kamera als auch auf dem Framegrabber. Für das Auslesen schneller Sensoren, die Sortierung von Bilddaten und letztendlich die Verarbeitung dieser Daten in Echtzeit, um hieraus eine Analyse durchzuführen und Entscheidungen zu treffen werden in den meisten Fällen FPGAs eingesetzt.

In den vergangenen Jahren wurden die FPGAs immer komplexer und bieten ein großes Spektrum an Anwendungs- und Einsatzgebieten. (z.B. Xilinx, <http://www.xilinx.com/applications/index.htm> oder Altera, <http://www.altera.com/end-markets/end-index.html>). Mit der

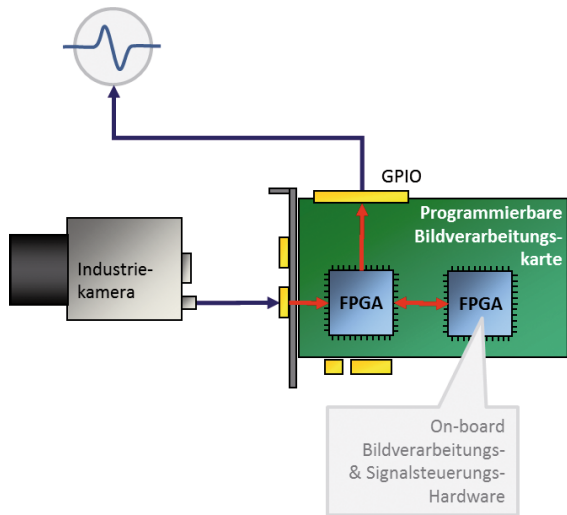


Abb 2: Integrierte Bild- und Signalverarbeitung

steigenden Komplexität wurde aber auch der Bedarf an einfacher Bedienung immer größer. Die größer werdende Logikdichte muss noch effizient programmiert werden können. Wurden zum Anfang noch CAD Werkzeuge eingesetzt, um die wenigen Logikzellen miteinander zu verschalten, werden heute FPGAs mit über 4,4 Mio. Logikzellen programmiert. Dabei steigt auch der zeitliche und logische Aufwand für die Simulation und Verifikation, die den Schaltungsentwurf überprüfen. Der heutige schnelle Generationswechsel von Produkten erhöht dabei den Druck auf die Entwicklungs- und Designzeiten. Durch das begrenzte Angebot an Hardwareexperten, im Vergleich zu Softwareprogrammierern und Anwendungsingenieuren, die meist langandauernde Personalbeschaffung, verbunden mit hohen Personalkosten, erschweren eine einfache lineare Skalierung des Personals bei Engpässen.

Trotz aller Widrigkeiten bieten FPGAs zu viele Vorteile, um diese Technologie nicht zu betrachten. Die schnelle technologische Entwicklung, bei der immer noch das Mooresche Gesetz gilt, ihre Reprogrammierbarkeit, die nachträgliche Aktualisierungen und Modifikationen auf Hardwareebene zulassen, ihr geringer Strombedarf und ihre hohe Leistungsfähigkeit sind in vielen Anwendungsbereichen immer noch wichtige Argumente, teils Alleinstellungsmerkmale.

Über die Programmierung der FPGAs werden die Funktionalitäten für die Bildaufnahme, Bildverarbeitung und Signalverarbeitung abgebildet. Das bedeutet, dass ein intelligenter Framegrabber ein komplettes Bildverarbeitungssystem darstellen kann. Nach dem Einzug der Kamerabilder werden die Bilddaten aufbereitet, verbessert, gefiltert, teils segmentiert, um aus Pixelflächen Objekte zu erhalten, und algorithmisch weiterbearbeitet, um die für die Anwendung relevanten Daten zu erhalten. Das können 1D-, 2D- oder 3D-Daten sein, Farb- oder Grauwerte, einfache Informationen über eine Anwesenheit oder ein Fehlen oder auch qualifizierte Daten über Defekte oder Geometrien, die einem Kriterienkatalog folgen. Hieraus können letztendlich Entscheidungen abgeleitet werden.

Hierfür stehen grundsätzlich zwei Wege zur Verfügung: der eine findet über die Übertragung von Daten zur Host-CPU über den Arbeitsspeicher statt, der andere über die direkte Steuerung von digitalen Ein- und Ausgangssignalen. Hierfür wird die Trigger-Schnittstelle als GPIO (general purpose input-output interface) verwendet. Der Framegrabber generiert für Ausgangspins variable Signale, die zur Ansteuerung von Motoren, Ventilen oder anderer Peripherie genutzt werden. Je nachdem welche Geräte eingesetzt werden und welche Anzahl an Signalen benötigt wird, können an die GPIO Schnittstelle des Framegrabbers Formatwandler, Aktoren oder weitere Feldbuskonforme Peripherie angeschlossen werden.

Da die Bild- und die Signalverarbeitung auf dem FPGA stattfinden und in die gleiche Bearbeitungs-Pipeline eingebunden sind, „vererbt“ sich die Echtzeit auch auf die Ansteuerung der Systemgeräte. Im Gegensatz zur CPU-Architektur, die die Bearbeitung von Aufgabenteilen in Zeitscheiben einteilt, findet die Bearbeitung auf dem FPGA als ein Pipeline-System statt, das keine Wartezyklen kennt und in dem die Erhöhung der Rechenleistung durch massiven parallelen Einsatz von Pipelines umgesetzt wird. Dieses erlaubt hohe Durchsatzraten, stellt aber auch hohe Anforderungen an die Synchronisierung der parallelen Datenflüsse. Ist das algorithmische Design für den FPGA erstellt, gibt es ein festes zeitliches Offset, danach aber einen Ausführungs-Determinismus, der Echtzeitbedingungen garantiert. Um bei dem Bild des Pipeline-System zu bleiben, ist das Offset die Zeit vom Öffnen der Ventile bis zum kompletten Durchfluss des Systems. Selbst bei komplexen Aufgabenstellungen und modernen FPGA Prozessoren bleibt dieser Offset-Wert im Bereich von Mikrosekunden.

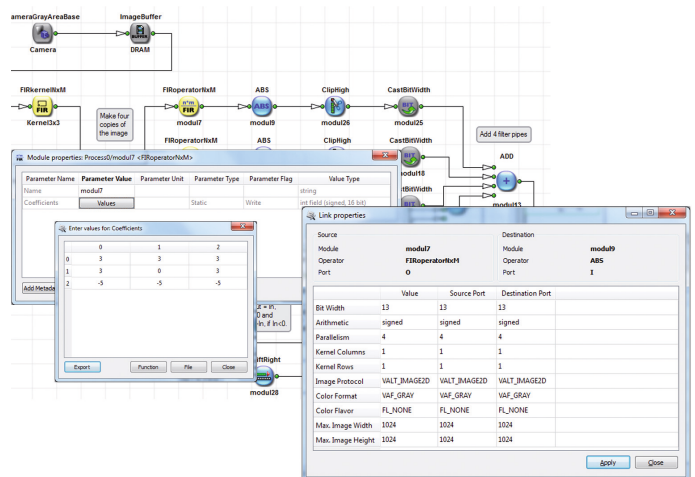


Abb 3: Konfiguration der FPGA Hardware

## Wie schwer darf die Programmierung von Hardware sein?

Nach den Anfängen mit sperrigen und unkomfortablem Entwurfswerkzeugen wurde an neuen Sprachansätzen gearbeitet, die unterschiedliche Vor- und Nachteile mit sich brachten. Es sollten Alternativen zu VHDL und Verilog werden. Silicon Software arbeitet seit über 15 Jahren an FPGA Programmierwerkzeugen, um eine größere Verbreitung, insbesondere bei Softwareprogrammieren und Applikationsingenieuren mit Schwerpunkt auf die Bildverarbeitung zu erreichen.

Das Programm VisualApplets wurde 2005 veröffentlicht und erhielt bereits 2006 den internationalen VISION Award. Es basiert auf einer grafischen Oberfläche, über die Datenflüsse aus Operatoren, die man einer mitgelieferten Bibliothek entnehmen kann, zusammengestellt werden können. Jeder Operator liegt als Hardwarecode, für das spätere FPGA Design, und auch als Softwarecode vor.

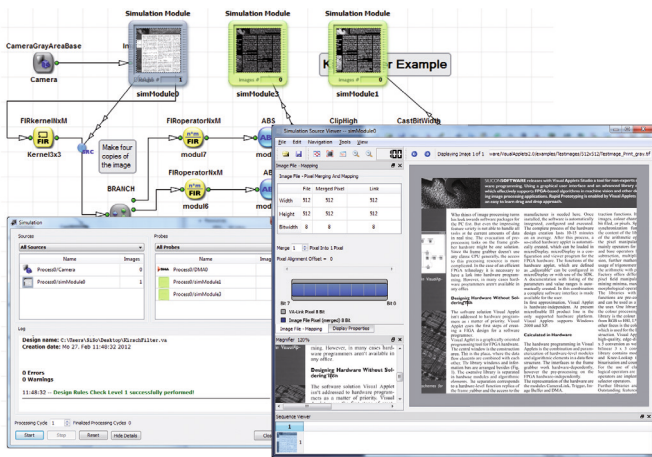


Abb 4: Simulation des Hardwareverhaltens

Dieses ermöglicht eine pixelgenaue Simulation des späteren Hardwareverhaltens. Generell gilt: Konfigurieren oder parametrisieren anstatt programmieren. Die Auseinandersetzung mit dem Timing einer Schaltung entfällt. Fehler werden angezeigt oder automatisch korrigiert. Zusatzinformationen zu Ressourcenverbrauch und der erreichbaren Bandbreite werden angezeigt. Der Fokus liegt auf der Anwendungsentwicklung. Selbst die Integration in die Software gerät für Nicht-Experten zu einer schnell lösbaren Aufgabe. Parameter des Hardwaredesigns, die während der Laufzeit über die Software-Anwendung verändert werden sollen, werden gekennzeichnet. Ein SDK Generator erzeugt parallel zur Erzeugung des IP Cores einen individuellen Softwarecode mit Deklaration aller zugreifbaren Register. Hierüber kann der Anwender sofort die Echtzeitfähigkeit und Integration testen.

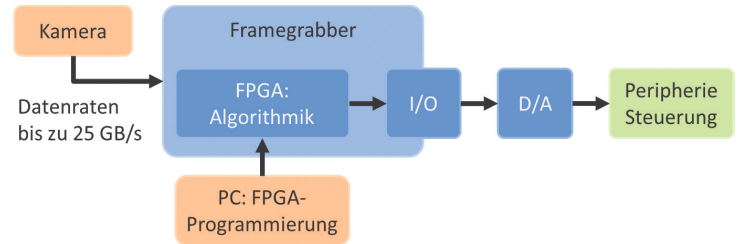


Abb 5: Schema des Echtzeit-Bildverarbeitungssystem mit Kamera, Framegrabber und Laserscanner-Anbindung

VisualApplets ist eine kollaborative Entwicklungsumgebung. Hardwareprogrammierer, Softwareentwickler und Applikationsingenieure arbeiten gemeinsam an Projekten, um von der Entwicklung individueller Funktionsoperatoren, über die algorithmische Anwendungslösung bis zur Systemintegration ihre spezielle Kenntnisse einfließen lassen und eine schnellere Umsetzung zu erreichen. Das häufig genannte personelle Problem, dass Hardwareprogrammierer in KMU nicht oder nur in geringer Anzahl verfügbar sind, kann durch den Einsatz von VisualApplets kompensiert werden. Das Kundenfeedback hat bestätigt, dass Nicht-Experten bereits nach einem halben Jahr komplexe Hardware-Designs übernehmen können. Zudem kann die Implementationszeit im Vergleich zu VHDL/Verilog um Faktor 3-5 reduziert werden. Werden konsequent firmeneigene Operatorenbibliotheken aufgebaut, kann die Zeiteinsparung schon nach kurzer Zeit bis auf Faktor 10 erhöht werden.

## Welche Anwendungen sind prädestiniert für FPGAs?

Generell gilt, dass Anwendungen mit zeitlich-deterministischen Anforderungen am ehesten auf FPGA Implementationen zurückgreifen. In der Robotik sind nicht nur die Verbindung zwischen Bild- und Signalverarbeitung zur Bewegungssteuerung zeitkritisch, sondern auch die sicherheitsrelevanten Aspekte bei der Kollaboration zwischen Mensch und Maschine in dem gleichen Arbeitsbereich.

Im Bereich der Echtzeitregelung wird über eine visuelle Auswertung die Konfiguration des Systems nachgeregelt. Im Forschungsverbundprojekt WELDone (innerhalb der Förderinitiative Mabrillas, die von dem Bundesministerium für Bildung und Forschung unterstützt wird) wurde eine latenzfreie Steuerung der Laserintensität beim Laserschweißen durch visuelle Kontrolle umgesetzt. Ziel des Gesamtvorhabens war die Erschließung des Anwendungspotenzials hochfokussierender Laserstrahlquellen in Bezug auf die vereinfachte Anwendung und maximierte Prozessgeschwindigkeiten bei der Materialbearbeitung sowie Sicherheit beim Durchschweißgrad. Ein wichtiger Aspekt war dabei die Sicherstellung der Echtzeitfähigkeit der Prozesse, die für die Erreichung der hohen Prozessgeschwindigkeit benötigt werden. Teilziel von Silicon Software war die Entwicklung eines Laserschweiß-Programmiersystems zur Echtzeitbildverarbeitung und Re-

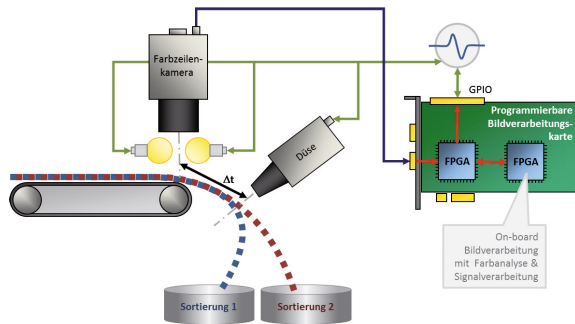


Abb 6: Schüttsortierungslösung mit Echtzeit Bildverarbeitung und Signalsteuerung

gelung stabiler und schnellster Laserschweißprozesse, das mit VisualApplets realisiert wurde. Weitere Bildverarbeitungsaufgaben waren eine Überführung von off-line Algorithmen zur Temperatur- und Emissionsgradbildberechnung, sowie des Topographieverfahrens auf der CPU in eine echtzeitfähige, Laufzeit optimierte Bildverarbeitung auf dem FPGA. Aufgabe der Topographiebestimmung sind u.a. die Schweißfehlererkennung von Humps, Spritzern, Löchern und Nahtenfällen. Weiterhin die Entwicklung von Echtzeitverfahren zur Geschwindigkeitsbestimmung und Schmelzbadgeometrieanalyse für die Laserscanner-Steuerung, um die Laserintensität innerhalb von  $60 \mu\text{s}$  nachzusteuern. Die Steuerung erfolgt mit optoentkoppelter DAC-Ansteuerung über ein Bit-serielles Protokoll mit einer Datenübertragung von 10 kHz bei 12 bit und wurde direkt über den FPGA auf dem Framegrabber ausgeführt, womit weitere Datenverarbeitungs-Latenzen vermieden wurden und eine zusätzliche I/O-Karte eingespart wurde.

Ein weiterer großer Bereich ist die inline Sortierung unterschiedlichster Produkte. Im Bereich Nahrungsmittel (Reis) und Textil (Baumwollfasern) wurden Projekte in China und Indien realisiert. Hierfür wurden Reiskörner im freien Fall auf Reisqualität (Farbe) und Fremdkörper überprüft und unmittelbar über die Steuerung von Druckluftventilen aussortiert. Eine Zeilenkamera liefert die Bilder, die innerhalb der Fallhöhe bzw. der Fallzeit analysiert werden müssen. Innerhalb der geringen Zeitdauer des Fallens muss eine Entscheidung über die Aussortierung getroffen werden. Bei der Anwendung zur Baumwollsortierung wird, analog zur vorhergehenden Anwendung, die Faser auf ihre Farbqualität geprüft, wobei die zulässigen Farbabweichungen in einer Datenbank als Farbprofil hinterlegt werden. Auch hier liefert eine Reihe von mehrfachen Zeilenkameras die Ausgangsbilder, die direkt auf dem FPGA der microEnable Framegrabberkarte ausgewertet werden. Über die I/O Schnittstelle steuert der FPGA mit geringsten Latenzen die Aktivierung der Druckluftventile.

Aber auch im Bereich Recycling werden zur Sortierung von Glasarten optische Inspektionssysteme mit einer direkt Ansteuerung von Druckventilen zur Ausschleusung eingesetzt. Weiteres Beispiel ist ein System zur Erzsartierung im Bergbau. Hier stehen Bildverarbeitungssysteme unter härtesten Anforderungen, unter anderem Staub, Temperaturschwankungen, schwere Objekte oder Dauerbeanspruchung. STEMMER IMAGING hat ein solches System entwickelt, das die Leistungsfähigkeit von FPGA-Bausteinen auf Bilderfassungskarten nutzt. Die herausfordernde Aufgabe bestand darin, bestimmte Gesteine während des Transports in sehr kurzer Zeit zu klassifizieren, ihre geometrischen Merkmale und ihre Position auf dem Fließband zu erkennen und die gefundenen Objekte anschließend über Auswerfer vom Förderband zu entfernen.

Aufgrund der optimierten Verarbeitungsroutinen von VisualApplets 2.0 und der Nutzung der FPGA-Ressourcen erlaubt das System in dieser Bergbau-Anwendung eine extrem schnelle Objektklassifizierung mit Erkennungszeiten von weniger als 0,02 ms.

Die Bildverarbeitung umfasst die Aufnahme eines RGB-Kamerasignals, einem White Balance-Abgleich und einer Wandlung in den HSI-Farbraum, um den Hintergrund und die Gutteile in Punkto Farblichkeit zu definieren. Es entstehen so drei Kriterien: gut, unbekannt und Hintergrund.

Auf Basis einer Bildsegmentierung mittels Blob-Analyse findet eine Klassifizierung der so gefundenen Objekte mit ihren spezifischen Merkmalen statt: die Fläche der Objekte, ihren Schwerpunkt in x- und y-Richtung, das umrandende Rechteck, ihren orthogonalen und diagonalen Umfang sowie die Kompaktheit der einzelnen Gesteinsbrocken. Die Errechnung des Schwerpunkts ist erforderlich, um die genaue Lage der Schlechteile zu kennen und so das nachfolgende Ausschleusen über die Aktuatoren zu ermöglichen. Dabei müssen die exakte Position, der Zeitpunkt und die Dauer der Einwirkung durch die Aktuatoren berechnet werden, um das erkannte Fehlerteil sicher auszuschleusen.

Wird auf diese Weise ein Gesteinsbrocken erkannt, der ausgesondert werden muss, so moduliert der Framegrabber ein serielles TTL-Triggersignal, das über Wandlerboxen zunächst in ein RS232-Signal und später in das RS485-Format, das eine zuverlässigere Übertragung der Daten über längere Distanzen erlaubt und zudem busfähig ist, umgesetzt wird. Die so verarbeiteten Fehlersignale werden an zwei Steuerungseinheiten weitergeleitet, die in diesem Systemaufbau bis zu 256 Aktuatoren zum Ausstoßen der unerwünschten Teile ansteuern können.

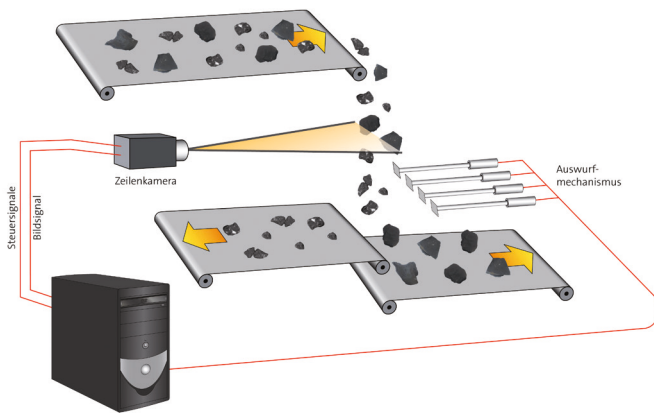


Abb 7: Das ankommende Schüttgut wird von einer Zeilenkamera erfasst und innerhalb von weniger als 0,02 ms ausgewertet. Fehlerhafte Objekte werden über einen Auswurfmechanismus ausgeschleust.

Intelligente, programmierbare Framegrabber in Verbindung mit VisualApplets ermöglichen heute schon eine latenzminimierte Verbindung zwischen Bildverarbeitung und Signalverarbeitung – auch für Softwareprogrammierer und Anwendungsingenieure. Diese Kombination eröffnet neue Möglichkeiten für echtzeitfähige Bildverarbeitungssysteme, die für inline-Inspectionssysteme und die Robotik prädestiniert sind. Aber auch in Hinblick auf kleine robuste Systeme und dem Stichwort „Industrie 4.0“ mit einer Stückzahl 1-Produktionsvorgabe ergeben sich neue Perspektiven.